

TCS2-100150 校正基板説明書

株式会社テクノプローブ

1. パターンリスト

配列: GS/SG

パッドサイズ: 50 μm x 50 μm パッドピッチ: 100 to 150 μm

| パターン名称 | 搭載素子記号 | 用途 | 素子の位置 |
|----------|--|---|---|
| Open | O (No.1 to No.14: 上段, No.15 to No.28: 下段) | SOLT 校正の Open, TRL 校正の Open | No.1 : (3.0, 12.5) No.15: (3.0, 10.5) X: 1.5 mm pitch |
| Short | S (No.1 to No.14: 上段, No.15 to No.28: 下段) | SOLT 校正の Short TRL 校正の Short | No.1 : (3.0, 14.0) No.15: (3.0, 9.0) X: 1.5 mm pitch |
| Load | L (No.1 to No.14: 上段, No.15 to No.28: 下段) | SOLT 校正の 50 Ω Load | No.1 : (3.0, 15.5) No.15: (3.0, 7.5) X: 1.5 mm pitch |
| Thru | TH (No.1 to No.14: 上段, No.15 to No.28: 下段) | SOLT 校正のライン (1.86 ps delay) | No.1 : (3.0, 17.0) No.15: (3.0, 6.0) X: 1.5 mm pitch |
| Line 100 | L1 | TRL 校正のライン (100 GHz 帯ライン) (4.36 ps delay) | (3.0, 3.0) |
| Line 80 | L2 | TRL 校正のライン (80 GHz 帯ライン) (4.99 ps delay) | (6.0, 3.0) |
| Line 60 | L3 | TRL 校正のライン (60 GHz 帯ライン) (6.03 ps delay) | (9.0, 3.0) |
| Line 40 | L4 | TRL 校正のライン (40 GHz 帯ライン) (8.11 ps delay) | (12.0, 3.0) |
| Line 20 | L5 | TRL 校正のライン (20 GHz 帯ライン) (14.36 ps delay) | (16.5, 3.0) |
| Line 10 | L6 | TRL 校正のライン (10 GHz 帯ライン) (26.86 ps delay) | (21.0, 3.0) |

| | | | |
|----------|--------------------|---|--|
| Line 5 | L7 | TRL 校正のライン (5 GHz 帯ライン) (51.86 ps delay) | (4.5, 1.0) |
| Line 2.5 | L8 | TRL 校正のライン (2.5 GHz 帯ライン) (101.86 ps delay) | (16.5, 1.0) |
| Mark | M-1, M-2, M-3, M-4 | アライメントマーク | M-1: (0, 0) 基準点 M-2: (24.0, 0) M-3: (24.0, 19.0) M-4: (0, 19.0) |

2. Substrate top view

Thickness: 0.635 mm

TCS2-100150 (Pattern: GS/SG, Pitch: 100-150 μ m)

